

PAT-NO: JP02000294897A

DOCUMENT-IDENTIFIER: JP 2000294897 A

TITLE: CIRCUIT BOARD, DISPLAY DEVICE USING THE
SAME AND
ELECTRONICS

PUBN-DATE: October 20, 2000

INVENTOR-INFORMATION:

NAME	COUNTRY
SAITO, HIDEYA	N/A
ENDO, KATSUMA	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SEIKO EPSON CORP	N/A

APPL-NO: JP11335855

APPL-DATE: November 26, 1999

INT-CL (IPC): H05K001/18, G02F001/1345 , G09F009/00 , H01L021/60
, H05K001/02

ABSTRACT:

PROBLEM TO BE SOLVED: To improve the adhesive power of adhesion resin agasint a base board and to improve the electric connection reliability of a semiconductor chip and a wiring board in the circuit board of structure where the semiconductor chip is mounted on the base board through the use of adhesion resin.

SOLUTION: In a circuit board, an input wiring 420a, an output wiring 420b and a dummy wiring layer 422 are formed on the IC chip mounting area of a base film 410 having insulating property and flexibility and an IC chip 450 is mounted and formed through an anisotropic conduction film where

conductive
particles 21 are dispersed in adhesion resin 19. The dummy
wiring layer 422 is
insulated from the input wiring 420a, the output wiring 420b and
the electrodes
450a and 450b of the IC chip, and several opening parts 422a are
installed.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-294897

(P2000-294897A)

(43) 公開日 平成12年10月20日 (2000. 10. 20)

(51) Int. Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)
H 0 5 K 1/18		H 0 5 K 1/18	J
G 0 2 F 1/1345		G 0 2 F 1/1345	
G 0 9 F 9/00	3 4 8	G 0 9 F 9/00	3 4 8 L
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S
H 0 5 K 1/02		H 0 5 K 1/02	K

審査請求 未請求 請求項の数17 O L (全 15 頁)

(21) 出願番号 特願平11-335855

(22) 出願日 平成11年11月26日 (1999. 11. 26)

(31) 優先権主張番号 特願平10-362586

(32) 優先日 平成10年12月21日 (1998. 12. 21)

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平11-25012

(32) 優先日 平成11年2月2日 (1999. 2. 2)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿 2 丁目 4 番 1 号

(72) 発明者 斉藤 秀哉

長野県諏訪市大和 3 丁目 3 番 5 号 セイコ

ーエプソン株式会社内

(72) 発明者 遠藤 甲午

長野県諏訪市大和 3 丁目 3 番 5 号 セイコ

ーエプソン株式会社内

(74) 代理人 100093388

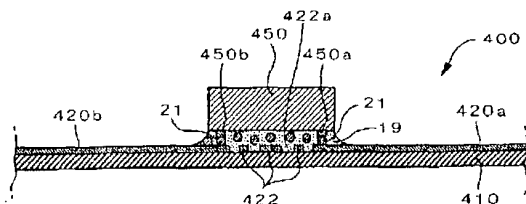
弁理士 鈴木 喜三郎 (外 2 名)

(54) 【発明の名称】 回路基板ならびにそれを用いた表示装置および電子機器

(57) 【要約】

【課題】 接着用樹脂を用いて半導体チップをベース基板上に実装した構造の回路基板において、ベース基板に対する接着用樹脂の接着力を向上させ、半導体チップと配線基板との電気的な接続信頼性を向上させる。

【解決手段】 回路基板は、絶縁性および可撓性を有するベースフィルム 410 の IC チップ実装領域に、接着層なしで入力配線 420a および出力配線 420b とダミー配線層 422 とをそれぞれ形成し、IC チップ 450 が接着用樹脂 19 中に導電性粒子 21 を分散させた異方性導電膜を介して実装されて形成されている。ダミー配線層 422 は、入力配線 420a、出力配線 420b、および IC チップの電極 450a、450b とは絶縁され、複数の開口部 422a を備えている。



【特許請求の範囲】

【請求項1】 絶縁性を有する基材、および、前記基材上に設けられた複数の基板側端子を有する配線基板と、複数の半導体側端子を備え、前記半導体側端子が前記基板側端子に電氣的に接続され、前記配線基板に実装された半導体チップと、

を有し、

前記配線基板は、前記半導体チップが実装される領域内であって前記基板側端子より内側の領域に、前記基板側端子および前記半導体側端子とは絶縁されたダミー配線層を備えている回路基板。

【請求項2】 請求項1において、前記半導体側端子と前記基板側端子とが電氣的に接続された部分を封止し、前記半導体チップを前記配線基板に接合する、樹脂封止部をさらに有する回路基板。

【請求項3】 請求項2において、前記樹脂封止部は、樹脂に導電性粒子が分散して混入された異方性導電膜により形成され、前記半導体側端子と前記基板側端子とは前記導電性粒子によって電氣的に接続される回路基板。

【請求項4】 請求項1ないし請求項3のいずれかにおいて、前記ダミー配線層は、前記基板側端子と同じ材料によって形成されている回路基板。

【請求項5】 請求項2ないし請求項4のいずれかにおいて、前記基材は可撓性を有する材料によって形成された回路基板。

【請求項6】 請求項1ないし請求項5のいずれかにおいて、前記基材と、前記ダミー配線層および前記基板側端子とは、接着層を介さずに直接接合されている回路基板。

【請求項7】 請求項1ないし請求項6のいずれかにおいて、平面視において前記ダミー配線層に接し、基材が露出した領域であり、周囲の基材が露出した領域に連続する開放部をさらに有し、前記ダミー配線層は、平面視において前記開放部のみに接する回路基板。

【請求項8】 請求項1ないし請求項7のいずれかにおいて、前記ダミー配線層は、1つの連続した領域として形成されている回路基板。

【請求項9】 請求項8において、前記ダミー配線層は、蛇行形状の領域として形成されている回路基板。

【請求項10】 請求項8において、前記ダミー配線層は、互いに並行する複数の第1線分領域と、前記第1線分領域を横切って延びる第2線分領域とを組み合わせた形状の領域として形成されている回路

基板。

【請求項11】 請求項1ないし請求項6のいずれかにおいて、前記ダミー配線層は、少なくとも1つの開口部を有する回路基板。

【請求項12】 請求項1ないし請求項6のいずれかにおいて、前記ダミー配線層は、基材が露出した領域によって隔てられた複数のダミー配線領域として形成されている回路基板。

【請求項13】 請求項12において、前記複数のダミー配線領域は、部分的に連結されている回路基板。

【請求項14】 請求項1ないし請求項6のいずれかにおいて、前記ダミー配線層は、該ダミー配線層の他の領域より配線層の厚さが薄い凹部を少なくとも1つ有する回路基板。

【請求項15】 請求項1ないし請求項14のいずれかに記載の回路基板と、前記回路基板が電氣的に接続された接続端子を備える平面パネルと、を有する表示装置。

【請求項16】 請求項15において、前記平面パネルは、対向する一対の基板と、前記一対の基板の間に封入された液晶と、を有する液晶パネルであり、前記接続端子は前記一対の基板の少なくとも一方に形成されている表示装置。

【請求項17】 請求項15または請求項16に記載の表示装置を表示手段として有する電子機器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体チップをベース基板上にフリップチップ実装し形成された回路基板ならびにこの回路基板を用いた表示装置および電子機器に関する。

【0002】

【背景技術および発明が解決しようとする課題】近年、基板の小型薄型軽量化や、折り曲げ可能な構造への適応、ロール・トゥー・ロールによる高生産性の実現などの理由から、FPC(Flexible Printed Circuit)基板にICチップなどの電子部品を直接実装する技術が用いられるようになってきた。しかも、この技術では、TAB(Tape Automated Bonding)技術のようにインナーリードを必要としないので、銅箔が薄くて済み、配線の微細ピッチ化が容易である。

【0003】図16は、FPC基板に電子部品が実装された場合の従来構造を示す断面図である。この図に示されるように、ICチップ450の入力電極450aとベ

ースフィルム410に予め形成された入力配線420aとは接着用樹脂19中に分散する導電性粒子21を介して電氣的に接合され、同様に、ICチップ450の出力電極450bとベースフィルム410に予め形成された出力配線420bとは接着用樹脂19中に分散する導電性粒子21を介して電氣的に接合されている。

【0004】しかしながら、FPC基板の基材であるベースフィルム410には、一般的に水分が浸透しやすいPI（ポリイミド）などの有機系フィルムが用いられるため、実装面の反対側（図において下側）からベースフィルム410を浸透してきた湿気がICチップ450の配線形成面に到達し、これにより当該ICチップの信頼性が低下したり、あるいは、ベースフィルム410を透過してきた光による光リークにより、ICチップの性能が低下する、という欠点があった。そして、この欠点は、ベースフィルム410を薄くすると、より顕著となる。

【0005】また、FPC基板の基材であるベースフィルム410には、表面濡れ性の低いポリイミドなどが用いられることが一般的であるため、接着用樹脂の接合強度が極めて弱い。

【0006】さらに、ベースフィルム410、ICチップ450、および接着用樹脂19の各材料の熱膨張係数の違い等の影響で、経時的に接着界面に応力が集中し更に接着力が低下し、ICチップ410の電極とFPC基板の配線との間の接続不良が発生し易いという問題があった。特に、ベースフィルムがポリイミド等の可撓性を有する薄い材料の場合には、ベースフィルム側より湿度の浸入があり、より接着力の低下が生じ、ICチップ410の電極とFPC基板の配線との接続不良が発生し易いという問題がより一層顕著であった。

【0007】本発明は、上記のような点に鑑みてなされたものであって、その目的は、接着用樹脂を用いて半導体チップをベース基板上に実装した構造の回路基板において、少なくとも下記のいずれかの課題を解決することができる回路基板ならびにそれを用いた表示装置および電子機器を提供することにある。

【0008】1) ベース基板に対する接着用樹脂の接着力を向上させる。

【0009】2) 半導体チップと配線基板との電氣的な接続信頼性を向上させる。

【0010】3) 半導体チップの性能や信頼性の低下を防止する。

【0011】4) ベース基板側から接着領域への湿気の浸入を低減する。

【0012】

【課題を解決するための手段】(1) 本発明に係る回路基板は、絶縁性を有する基材、および、前記基板上に設けられた複数の基板側端子を有する配線基板と、複数の半導体側端子を備え、前記半導体側端子が前記基板側

端子に電氣的に接続され、前記配線基板に実装された半導体チップと、を有し、前記配線基板は、前記半導体チップが実装される領域内であって前記基板側端子より内側の領域に、前記基板側端子および前記半導体側端子とは絶縁されたダミー配線層を備えている。

【0013】本発明によれば、半導体チップの実装面とは反対側の面から、基材を通して浸透する湿気の少なくとも一部がダミー配線層によって阻止される。したがって、配線基板に半導体チップが実装された領域の基板側端子や半導体側端子などが、湿気によって信頼性の低下を起こす可能性が低減される。半導体チップを配線基板に実装する場合、その実装領域においては、基板側端子、半導体側端子、および配線パターンが狭いピッチになっていることが多く、湿気などの影響を受けてショートや疑似ショートの発生が起きがちである。本発明の回路基板においては、そのような問題の発生を低減することができる。

【0014】また、半導体チップにおいては、光の侵入によって電流リークが発生し得る。しかしながら、ダミー配線層によって、基材を通して侵入する光量が削減されるので、そのような電流リークに伴う半導体チップの性能低下を抑制することができる。

【0015】(2) 本発明に係る回路基板は、前記半導体側端子と前記基板側端子とが電氣的に接続された部分を封止し、前記半導体チップを前記配線基板に接合する、樹脂封止部をさらに有する。

【0016】本発明によれば、基材の表面のうち半導体チップが実装される領域内であって、基板側端子よりも内側部分に、ダミー配線層を設けることで配線基板に対する樹脂封止部の接着面積を大きくでき、それによって接着力を向上させることができる。その結果、配線基板に対する樹脂封止部の接着力が高くなり、半導体側端子と基板側端子との接続信頼性を向上することができる。さらに、ダミー配線層がベース基板側からの湿度の浸入を防ぐため、経時変化による樹脂封止部の接着力の低下を抑えることができる。さらにそのダミー配線層は樹脂封止部に対する接着性が基材よりも高い材料によって形成できるため、配線基板に対する樹脂封止部の接着力を高めることができる。

【0017】(3) 本発明に係る回路基板は、前記樹脂封止部が、樹脂に導電性粒子が分散して混入された異方性導電膜により形成され、前記半導体側端子と前記基板側端子とは、前記導電性粒子によって電氣的に接続される。

【0018】このように異方性導電膜によって半導体チップと配線基板とを接合すると、TAB（Tape Automated Bonding）実装における接合工程とモールド工程との2つの工程に相当する工程を、1つの工程として行うことができ、製造工程を短縮できる利点がある。

【0019】(4) 本発明に係る回路基板は、前記ダ

ミー配線層が前記基板側端子と同じ材料によって形成されている。

【0020】例えば、基板側端子がCu（銅）を用いて形成される場合には、その基板側端子と同時にダミー配線層をCuによって形成する。また、基板側端子が、Cuの表面にNiメッキや、Auメッキ等を施して形成される場合には、ダミー配線層もCuの表面に同じメッキ処理を施して形成する。

【0021】これによって、ダミー配線層と基板側端子とを同時に形成することが可能となり、回路基板の製造工程を単純化できる。

【0022】（5） 本発明に係る回路基板は、前記基材が可撓性を有する材料によって形成されている。

【0023】例えば、基材を、ポリイミド等のように可撓性を有する材料によって形成する。可撓性を有する薄い材料によって基材を形成する場合には、基材が外部応力によって変形し易い。そのため、樹脂封止部によって半導体チップを配線基板に接合した場合には、基材と樹脂封止部の接着界面に局部的に応力が集中して接着力が低下し、半導体側端子と基板側端子との接続不良が発生し易い。また、基材がポリイミド等の薄い材料である場合には、基材側からの湿気の浸入によって、接着力の低下が生じ、時間が経過するにしたがって電極端子間の接続不良が発生し易い。したがって、このような可撓性を有する基材を用いた配線回路に接合剤を用いて半導体チップを実装した回路基板において、本発明のように基材の表面のうち半導体チップが実装される領域内であって基板側端子よりも内側部分にダミー配線層を設ければ、基材に対する樹脂封止部の接着力が向上し、半導体側端子と基板側端子との接続信頼性を高めることができる。

【0024】（6） 本発明に係る回路基板は、前記基材と、前記ダミー配線層および前記基板側端子とが、接着層を介さずに直接接合されている。

【0025】このように接着層を介さないで、基材に直接、ダミー配線層および基板側端子を形成すると、接着剤による電流リークの減少や、接着剤の膨潤防止、配線基板の可撓性向上などを図ることが可能となる。

【0026】（7） 本発明に係る回路基板は、平面視において前記ダミー配線層に接し、基材が露出した領域であり、周囲の基材が露出した領域に連続する開放部をさらに有し、前記ダミー配線層が、平面視において前記開放部のみに接する。

【0027】本発明によれば、樹脂封止部となる接着用樹脂を間に挟んで半導体チップを配線基板へ押し付けるとき、接着用樹脂は開放部を通して外側部分へ押しやられるので、樹脂封止部に残留応力が生じることを低減でき、また、樹脂封止部の厚さを均一にすることができ、それによって、基材の歪みも無くなりその残留応力も低減できるため、接続信頼性が向上する。

【0028】（8） 本発明に係る回路基板は、前記ダ

ミー配線層が、1つの連続した領域として形成されている。

【0029】（9） 本発明に係る回路基板は、（8）において、前記ダミー配線層は、蛇行形状の領域として形成されている。

【0030】（10） 本発明に係る回路基板は、

（8）において、前記ダミー配線層が、互いに並行する複数の第1線分領域と、前記第1線分領域を横切って延びる第2線分領域とを組み合わせた形状の領域として形成されている。

【0031】（11） 本発明に係る回路基板は、

（1）ないし（6）のいずれかにおいて、前記ダミー配線層が、少なくとも1つの開口部を有する。

【0032】本発明によれば、半導体チップが実装される領域において、穴のあいたダミー配線層が基材の表面に形成されている。したがって、樹脂封止部によって半導体チップを配線基板に接合した場合には、配線基板と樹脂封止部の接合界面が凹凸状となり、樹脂封止部と配線基板の接合力に機械的噛み合いによる強度向上が加わるため、接合の信頼性が大幅に改善される。

【0033】（12） 本発明に係る回路基板は、

（1）ないし（6）のいずれかにおいて、前記ダミー配線層が、基材が露出した領域によって隔てられた複数のダミー配線領域として形成されている。

【0034】本発明によれば、樹脂封止部によって半導体チップを配線基板に接合した場合には、配線基板と樹脂封止部の接合界面が凹凸状となり、樹脂封止部と配線基板の接合力に機械的噛み合いによる強度向上が加わるため、接合の信頼性が大幅に改善される。

【0035】（13） 本発明に係る回路基板は、（12）において、前記複数のダミー配線領域が、部分的に連結されている。これにより、樹脂封止部によって半導体チップを配線基板に接合した場合における、樹脂封止部との配線基板との密着性を向上させることが可能となる。

【0036】（14） 本発明に係る回路基板は、

（1）ないし（6）のいずれかにおいて、前記ダミー配線層が、該ダミー配線層の他の領域より配線層の厚さが薄い凹部を少なくとも1つ有する。

【0037】本発明によれば、樹脂封止部によって半導体チップを配線基板に接合した場合には、配線基板と樹脂封止部の接合界面が凹凸状となり、樹脂封止部と配線基板の接合力に機械的噛み合いによる強度向上が加わるため、接合の信頼性が改善される。

【0038】（15） 本発明に係る表示装置は、

（1）ないし（14）のいずれかに記載の回路基板と、前記回路基板が電気的に接続された接続端子を備える平面パネルと、を有する。

【0039】（16） 本発明に係る表示装置は、（15）において、前記平面パネルが、対向する一対の基板

と、前記一対の基板の間に封入された液晶と、を有する液晶パネルであり、前記接続端子は前記一対の基板の少なくとも一方に形成されている。

【0040】(17) 本発明に係る電子機器は、(15)または(16)に記載の表示装置を表示手段として有する。

【0041】

【発明の実施の形態】以下、本発明の好適な実施形態について、図面を参照しながら、さらに具体的に説明する。

【0042】1. <第1実施形態>

1.1 回路基板

まず、本発明の第1実施形態にかかる回路基板における実装構造について説明する。図1は、この回路基板の一部を示す平面図であり、図2は、図1に描いたA-A線に沿った位置における断面図である。これらの図において、配線基板としてのFPC (Flexible Printed Circuit) 基板400は、第1に、絶縁性および可撓性を有する基材としてのベースフィルム410の両面にスパッタや蒸着などによって銅薄膜を形成し、第2に、この銅薄膜を、既知のフォトリソグラフィ技術やエッチングなどによって、所定の形状にパターンニングし、第3に、パターンニングした銅薄膜の上に銅メッキをほどこしたものである。また、FPC基板400として、銅箔にポリイミドの前駆体であるポリアミック酸を塗布した後、これを加熱重合してポリイミド化し、このポリイミドをベースフィルム410として配線基板を形成したものをを用いても良い。

【0043】なお、FPC基板400としては、ベースフィルム410の両面に銅箔を接着剤によってラミネートし、この後、所定の形状にパターンニングしたものを用いても良いが、上述のように、ベースフィルム410に配線パターンを直接形成したものの方が、隣接する配線パターンにおいて接着剤による電流リークがなくなる点や、接着剤の膨潤が発生しない点、さらにはFPC基板400の可撓性が向上する点などにおいて有利である。

【0044】また、基材であるベースフィルム410としては、ポリイミドのほか、例えば、ポリエチレンテレフタレートやポリエステルなどの他の有機系フィルムを用いても良い。一方、FPC基板400に形成される配線パターンには、入力配線420aや、出力配線420b、ダミー配線層422などが含まれる。

【0045】一方、直方体形状のICチップ450 (半導体チップ) は、その一面の周縁部分に、半導体側端子としての、入力電極450aおよび出力電極450bを複数備えるとともに、入力電極450aおよび出力電極450bが形成された面を下側にしてFPC基板400に実装される。各入力電極450aおよび各出力電極450bは、例えばAuなどからなるバンプ (突起電極) を予め備えて形成されている。このICチップ450と

FPC基板400への接合においては、まず、ICチップ450がFPC基板400の所定位置に、エポキシ等の接着用樹脂19に導電性粒子21を均一に分散させたフィルム状の異方性導電膜 (Anisotropic Conductive Film: ACF) を挟んで載置される。その後、ICチップ450は加熱された状態でFPC基板400に押し付けられ、加圧、加熱された異方性導電膜を介してFPC基板400に接合される。このようにして、配線基板としてのFPC基板400に、半導体チップとしてのICチップ450が実装された回路基板が形成される。

【0046】この実装においては、図2に示されるように、入力電極450aは入力配線420a (基板側端子) に、出力電極450bは出力配線420b (基板側端子) に、それぞれ、エポキシ樹脂や光硬化性樹脂等の接着用樹脂19中に適切な割合で分散させた導電性粒子21を介して電氣的に接続されることとなる。ここで、接着用樹脂19は、ICチップ450において入力電極450aおよび出力電極450bが形成された面を、湿気や、汚染、応力などから保護し、ICチップ450をFPC基板400に接合する、樹脂封止部を兼ねている。

【0047】このように異方性導電膜によってICチップ450とFPC基板400とを接合すると、従来のTAB実装における、接合工程とモールド工程とを、1つの工程として行うことができ、製造工程を短縮できる利点がある。

【0048】ところで、本実施形態におけるダミー配線層422は、基板側端子である、入力配線420aおよび出力配線420bのいずれにも接触しないように、ICチップ450が実装される領域において形成され、図1および図2に示すように、複数の開口部422aを備えて形成されている。このため、ICチップ450が実装されている領域においては、表面が平滑なベースフィルム410が露出している面積が低減し、開口部422aが複数存在するダミー配線層422が存在する。したがって、ベースフィルム410と接着用樹脂19の接着強度に加えて、ドット状のダミー配線層422による機械的噛み合い構造による強度の向上がもたらされることによって、接着用樹脂19と配線基板400との接合強度は、格段に向上している。

【0049】また、ダミー配線層422の存在によって、ICチップ450が実装される領域において、銅箔が存在しないことによってベースフィルム410が露出している面積が最小限となる。したがって、図2においてベースフィルム410の下側から浸透する湿気は、ダミー配線層422によって阻止されて、樹脂封止部である接着用樹脂19にまでほとんど浸透しない。それによって、ICチップ450の信頼性低下が防止される。また、湿気と同様に、図においてベースフィルム410の下側から侵入する光も、ダミー配線層422によってほ

10

20

30

40

50

とんど遮断されて、ICチップ450の電極形成面(配線形成面)に侵入しないので、光電流リークによるICチップ450の性能低下も防止される。

【0050】なお、上記実施形態において、入力電極450aと入力配線420aとの接合、および、出力電極450bと出力配線420bとの接合は、それぞれ接着用樹脂19中に分散する導電性粒子21、すなわち異方性導電膜を介して行うこととしたが、他の接合形態でも良い。例えば、入力配線420aおよび出力配線420bを形成する銅箔にAuメッキを施して、入力電極450aおよび出力電極450bのAuバンプとの間でAu-Au接合としても良い。また、入力配線420aおよび出力配線420bを形成する銅箔に錫メッキをほどこし、これとICチップ450の入力電極450aおよび出力電極450bのAuバンプとを接触加熱することにより、Au-Sn共晶結合してもよい。さらに、入力配線420aおよび出力配線420bを形成する銅箔を半田接合が可能なパターンとするとともに、ICチップ450の入力電極450aおよび出力電極450bにおけるバンプの材質を半田として、半田-半田接合としても良い。このような接合においては、樹脂封止部としての封止材を用いてICチップ450をモールドすることになる。

【0051】また、FPC基板400に実装されるのはICチップ450に限られない。例えば、FPC基板400に実装された場合に、ベースフィルム410を通して浸透してくる湿気や光による影響を受ける可能性のある素子であれば、他の能動素子や非能動素子でも良い。

【0052】さらに、導電性粒子21を分散させた接着用樹脂19を、ICチップ450の入力電極450aおよび出力電極450bに集中させて、入力電極450aと入力配線420a、および、出力電極450bと出力配線420bをそれぞれ接合した後、これらの接合部分を樹脂封止部としての封止材によりモールドするようにしても良い。

【0053】くわえて、上記ダミー配線層422は、配線としては用いられていないため、その電位が定まっていなくて、容量成分が発生して好ましくない。このため、実際には、接地レベルの配線に接続するのが望ましい。

【0054】1. 2 表示装置

上述のように、FPC基板400にICチップ450を実装すると、その工程に要する時間は、ワイヤボンディングと比較して、ICチップ450の接続電極の個数によらずに一定となる。このため、ICチップ450の電極個数が極めて多数である場合に、その生産性が著しく向上する。ここで、電極個数が極めて多数であるICチップとしては、例えば、表示装置におけるデータ線または走査線を駆動する駆動回路(ドライバ)が挙げられる。そこで、このような実装構造の応用例として、この

ようなドライバが実装されたFPC基板を用いた液晶装置について説明することとする。

【0055】図3に示されるように、この液晶装置1は、おもに、液晶パネル100と、この液晶パネル100に接合される2枚のFPC基板400X、400Yと、これらのFPC基板400X、400Yに接続される制御回路基板(図示せず)を含んで構成される。このうち、液晶パネル100は、複数のデータ線等が形成された素子基板200と、複数の走査線等が形成された対向基板300とを、各端子領域216、316を外部に突出させ、かつ、互いに電極形成面を対向させた状態で貼り合わせた構造となっている。

【0056】詳細には、図4に示されるように、素子基板200のうち、対向基板300との対向面には、マトリクス状に配置された複数の画素電極234と、列方向に延在するデータ線(信号線)212とがそれぞれ形成されるとともに、1列分の画素電極234の各々が、1本のデータ線212にそれぞれTFD(Thin Film Diode)素子220を介して接続されている。ここで、TFD素子220は、基板側からみると、第1金属膜222と、この第1金属膜222を陽極酸化した酸化膜224と、第2金属膜226とから構成されて、金属/絶縁体/金属のサンドイッチ構造となっている。このため、TFD素子220は、正負双方向のダイオードとしてのスイッチング特性を有することになる。

【0057】一方、対向基板300のうち、素子基板200との対向面には、走査線312が、データ線212とは直交する行方向に延在し、かつ、画素電極234の対向電極となるように配列し、また、カラーフィルタは、図示が省略されているが、各画素電極234に対応して設けられている。このため、1つの画素に対応する液晶セルは、画素電極234と、対向電極である走査線312と、これら両基板の間に充填された液晶を含んで構成されることとなる。

【0058】そして、素子基板200と対向基板300とは、基板周辺に沿って塗布されるシール材と、適切に散布されたスペーサとによって、一定のギャップ(間隙)を保っており、この閉空間に、例えば、TN(Twisted Nematic)型の液晶が封入されている。くわえて、素子基板200および対向基板300の対向面には、それぞれ所定方向にラビング処理された配向膜などが設けられる一方、その各背面には配向方向に応じた偏光板がそれぞれ設けられる(いずれも図示省略)。ただし、高分子中に液晶を微小粒として分散させた高分子分散型液晶を用いれば、前述の配向膜、偏光板等が不要となる。また高分子分散型液晶を用いると、光利用効率が高まるので、高輝度化や低消費電力化などの点において有利である。

【0059】このような構成にあっては、データ線212と走査線312とは、その交差部分において、電氣的

に、液晶層とTFD素子220との直列接続を介して結合した状態となる。このため、走査線312に印加される走査信号とデータ線212に印加されるデータ信号とによって、TFD素子220にしきい値以上の電圧が印加されると、当該素子がオン状態となって当該素子に接続された液晶層に所定の電荷が蓄積される。そして、電荷蓄積後、当該素子がオフ状態になっても、液晶層の抵抗が十分に高ければ、当該液晶層における電荷の蓄積が維持される。このようにTFD素子220をオンオフ駆動して、蓄積させる電荷の量を制御すると、画素毎に液晶の配向状態が変化して、所定の情報を表示することが可能となる。この際、各液晶層毎に電荷を蓄積させるのは、一部の期間で良いため、各走査線312を時分割に選択することにより、データ線212および走査線312を複数の画素について共通化した時分割マルチプレックス駆動が可能となっている。なお、走査線およびデータ線の形成を逆にして、走査線を素子基板200に、データ線を対向基板300に形成しても良い。

【0060】さて、図3には示されないが、素子基板200の端子領域216には、各データ線を外部に引き出すための接続端子であるデータ線端子が設けられている一方、対向基板300の端子領域316には各走査線を外部に引き出すための接続端子である走査線端子が基板の下側に設けられている。

【0061】また、FPC基板400X、400Yは、例えば、FPC基板400とICチップ450とダミー配線層422とを含んで構成された前述の回路基板の構造を有するものである。このうち、FPC基板400Xでは、各データ線を駆動するドライバ450XがICチップとして、図2とは上下を反転して実装される。このため、FPC基板400Xにおけるダミー配線層422Xは、図3において上側に設けられることになる。一方、FPC基板400Yでは、各走査線を駆動するドライバ450YがICチップとして、図2の上下と同方向にして実装される。このため、FPC基板400Yにおけるダミー配線層422Yは、図3において下側に設けられることになる。

【0062】ここで、FPC基板400Xにあっては、その一端に位置し、かつ、入力配線をそれぞれ延長した端子が制御回路基板に接合される一方、その他端に位置し、かつ、出力配線をそれぞれ延長した端子が、素子基板200の端子領域216に形成された接続端子であるデータ線端子に接合される。同様に、FPC基板400Yにあっては、その一端に位置し、かつ、入力配線をそれぞれ延長した端子が制御回路基板に接合される一方、その他端に位置し、かつ、出力配線をそれぞれ延長した端子が、対向基板300の端子領域316に形成された接続端子である走査線端子に接合される。

【0063】このような構成により、ドライバ450Yは、制御回路基板から供給される制御信号にしたがっ

て、走査信号を生成して、素子基板200の各走査線に供給する。一方、ドライバ450Xは、制御回路基板から供給される制御信号にしたがったデータ信号を対向基板300の各データ線に供給する。この際、FPC基板400X、400Yのそれぞれに実装されたドライバ450X、450Yでは、実装領域に対応して設けられたダミー配線層422X、422Yによって、信頼性や性能の低下が防止されるのは、上述した通りである。

【0064】また、液晶パネルとしては、このほかに、TFD素子を有しないパッシブマトリクス方式や、素子基板に走査線とデータ線とが設けられるとともに、その交差部分に、TFT(Thin Film Transistor)素子を介して画素電極が接続される液晶パネルでも適用可能である。

【0065】1.3 電子機器

1.3.1 プロジェクタ

次に、上述した液晶装置1を電子機器の表示部に用いた例について説明する。図5は、この液晶パネルをライトバルブとして用いたプロジェクタの構成例を示す平面図である。

【0066】この図に示されるように、プロジェクタ1100内部には、ハロゲンランプ等の白色光源からなるランプユニット1102が設けられている。このランプユニット1102から射出された投射光は、ライトガイド1104内に配置された4枚のミラー1106および2枚のダイクロイックミラー1108によってRGBの3原色に分離され、各原色に対応するライトバルブとしての液晶パネル1110R、1110Bおよび1110Gに入射される。

【0067】液晶パネル1110R、1110Bおよび1110Gは、上述した液晶パネルであり、画像信号処理回路(図示省略)から、FPC基板400X、400Yを介して供給されるR、G、Bの原色信号でそれぞれ駆動されるものである。これらの液晶パネルによって変調された光は、ダイクロイックプリズム1112に3方向から入射される。このダイクロイックプリズム1112においては、RおよびBの光が90度に屈折する一方、Gの光が直進する。したがって、各色の画像が合成される結果、投射レンズ1114を介して、スクリーン等にカラー画像が投写されることとなる。

【0068】ここで、液晶パネル1110R、1110Bおよび1110Gには、ダイクロイックミラー1108によって、R、G、Bの各原色に対応する光が入射するので、対向基板300にカラーフィルタを設ける必要はない。

【0069】1.3.2 携帯電話機

図6は、上述した液晶装置1を電子機器の表示部に用いた他の例である携帯電話機30を示している。この携帯電話機30は、アンテナ31、スピーカ32、液晶装置1、キースイッチ33、マイクロホン34等といった各

種構成要素を、筐体としての外装ケース36に格納することによって構成される。また、外装ケース36の内部には、上記の各構成要素の動作を制御するための制御回路を搭載した制御回路基板37が設けられる。液晶装置1は図3に示した液晶装置1によって構成される。

【0070】この携帯電話機30では、キースイッチ33及びマイクロホン34を通して入力される信号や、アンテナ31によって受信した受信データ等が制御回路基板37上の制御回路へ入力される。そしてその制御回路は、入力した各種データに基づいて液晶装置1の表示面内に数字、文字、絵柄等といった像を表示し、さらに、アンテナ31から送信データを送信する。

【0071】2. <第2実施形態>

第2実施形態は、ダミー配線層の形状が第1実施形態とは異なる。それ以外については、第1実施形態と同様に構成されており、その説明を省略する。また、図面において、第1実施形態と同様な各部には、第1実施形態と同一の符号を付す。

【0072】図7は、本実施形態の配線基板における実装構造を示す平面図であり、図8は、図7に描いたA-A線に沿った位置における断面図である。これらの図に示されるように、第2実施形態におけるFPC基板402に設けられたダミー配線層424には、銅箔が除去されて形成された複数の開口部としてのスリット424aが、ICチップ450の長手方向に設けられている。このため、ダミー配線層424が設けられた領域は、ICチップ450からみて凹凸形状となるので、接着用樹脂19によるICチップ450の密着性が、第1実施形態と同様に、向上することとなる。

【0073】なお、この第2実施形態にあつては、ダミー配線層424に設けられるスリット424aをICチップ450の長手方向としたが、短手方向でも良いし、また、長手および短手方向を合わせた十字状としても良いし、さらには、斜方向でも良い。

【0074】3. <第3実施形態>

第3実施形態は、ダミー配線層の形状が第1実施形態とは異なる。それ以外については、第1実施形態と同様に構成されており、その説明を省略する。また、図面において、第1実施形態と同様な各部には、第1実施形態と同一の符号を付す。

【0075】上述した第2実施形態では、ICチップ450の密着性は向上する反面、スリット424aの存在によって、ICチップ450が実装されている領域においてベースフィルム410が露出する面積は増加する。このため、ベースフィルム410を浸透する湿気や光量が増加する結果、第1実施形態と比べると、ICチップ450の信頼性や性能が低下する可能性があるという欠点がある。

【0076】そこで、ICチップ450の信頼性や性能などを、第1実施形態と同様なレベルに確保した上で、

ICチップ450の密着性を向上させた第3実施形態の回路基板における実装構造について説明する。図9は、この回路基板における実装構造を示す平面図であり、図10は、図9に描いたA-A線に沿った位置における断面図である。これらの図に示されるように、第3実施形態におけるFPC基板404に設けられたダミー配線層426には、第2実施形態と同様に、複数のスリット426aが設けられているが、第2実施形態とは異なり、スリット426aにおいて銅箔は除去されていない。すなわち、図10から明らかなように、スリット426aにおいて銅箔の厚さは薄くなっているが、除去はされていない。このため、ICチップ450が実装されている領域においてベースフィルム410が露出している面積は最小限となるので、ベースフィルム410を浸透する湿気や光は、ダミー配線層426によって、ほとんど阻止される。その結果、第1実施形態と同様に、ICチップ450の信頼性や性能の低下が防止される。さらに、ダミー配線層426が設けられた領域は、ICチップ450からみて凹凸形状となるので、接着用樹脂19によるICチップ450の密着性が、第1実施形態と同様に、向上することとなる。

【0077】なお、このようなダミー配線層426は、次のような方法によって形成可能である。例えば、図9においてダミー配線層426の領域とスリット426aの領域とを加えた平面形状を持つ銅箔のパターンを形成した後に、スリット426aに相当する部分についてライトエッチングする方法や、逆に、図9においてダミー配線層426の領域とスリット426aの領域とを加えた平面形状を持つ銅箔のパターンを形成した後に、スリット426aに相当する部分以外について、メッキによって銅を厚付けする方法などによって形成可能である。

【0078】4. <第4実施形態> 第4実施形態は、ダミー配線層の形状、半導体側端子および基板側端子の配列、および回路基板が接続される液晶パネルが、第1実施形態とは異なる。それ以外については、第1実施形態と同様に構成されており、その説明を省略する。また、図面において、第1実施形態と同様な各部には、第1実施形態と同一の符号を付す。

【0079】図11は、本実施形態に係る液晶装置1を示す分解斜視図である。この液晶装置1は、液晶パネル2に回路基板3を接続することによって形成される。また、必要に応じて、バックライト等といった照明装置、その他の付帯機器が液晶パネル2に付設される。

【0080】液晶パネル2は、シール材4によって接着された一対の基板6a及び6bを有し、それらの基板間に形成される間隙、いわゆるセルギャップに、例えばSTN (Super Twisted Nematic) 型の液晶が封入されて形成されている。基板6a及び6bは一般には透光性材料、例えばガラス、合成樹脂等によって形成される。基板6a及び6bの外側表面には偏光板8が貼着されてい

る。

【0081】一方の基板6aの内側表面には電極7aが形成され、他方の基板6bの内側表面には電極7bが形成される。これらの電極はストライプ状または文字、数字、その他の適宜のパターン状に形成される。また、これらの電極7a及び7bは、例えば、ITO(Indium Tin Oxide:インジウムスズ酸化物)等といった透光性導電材料によって形成される。

【0082】一方の基板6aは他方の基板6bから張り出す張出し部を有し、その張出し部に複数の接続端子9が形成されている。これらの接続端子9は、基板6a上に電極7aを形成するときにそれと同時に形成され、例えばITOによって形成される。これらの接続端子9には、電極7aから一体に延びるもの及び導通材(図示せず)を介して電極7bに接続されたものが含まれる。

【0083】なお、電極7a、7b及び接続端子9は、実際には極めて狭い間隔で多数本が基板6a上及び基板6b上に形成されるが、図11では、構造を分かり易く示すためにそれらの間隔を拡大して模式的に示し、さらにそれらのうちの数本を図示することにして他の部分を省略してある。また、接続端子9と電極7aとのつながり状態及び接続端子9と電極7bとのつながり状態も図11では省略してある。

【0084】回路基板3は、配線基板13上の所定位置に半導体チップとしての液晶駆動用ICチップ11を実装し、さらに配線基板13上の他の所定位置にチップ部品18を実装することによって形成される。配線基板13は、例えばポリイミド等といった可撓性の基材としてのベース基板15の上にCu等によって配線パターン16を形成することによって作製される。

【0085】この配線パターン16は、接着剤層によってベース基板15の上に固着しても良いし、スッパタリング法、ロールコート法等といった成膜法を用いてベース基板15の上に直接に固着しても良い。なお、配線基板13は、エポキシ基板のように比較的硬質で厚さの厚い基板の上にCu等によって配線パターン16を形成することによっても作製できる。

【0086】配線基板13として可撓性の基材(ベース基板15)を用いた配線基板13の上に実装部品を実装すればCOF(Chip On Film)方式の回路基板が構成される。他方、配線基板13として硬質の基材(ベース基板)を用いた配線基板の上に実装部品を実装すればCOB(Chip On Board)方式の回路基板が構成される。

【0087】図11において、配線パターン16には、回路基板3の1側辺部に形成される出力用端子16a及びそれに対向する側辺部に形成される入力用端子16bが含まれる。また、配線パターン16のうち液晶駆動用ICチップ11を装着するための領域にある部分は基板側端子17を構成する。

【0088】液晶駆動用ICチップ11は、その接合面

すなわち能動面に、半導体側端子としての複数のバンプ14を有する。この液晶駆動用ICチップ11は接合剤としての異方性導電膜12によってベース基板15上の所定位置に実装される。そして、チップ部品18は半田付けによってベース基板15上の他の所定位置に実装される。ここで、チップ部品18としては、コンデンサ、抵抗等といった受動部品や、コネクタ等といった電子要素が考えられる。

【0089】異方性導電膜12は、図12に示すように、接着用樹脂19の中に複数の導電性粒子21を混合することによって形成される。液晶駆動用ICチップ11は異方性導電膜12内の接着用樹脂19によってベース基板15に固着され、また、液晶駆動用ICチップ11のバンプ14が異方性導電膜12内の導電性粒子21によって配線パターン16の基板側端子17に導電接続される。

【0090】図12に示す回路基板3を作製する際には、まず、ベース基板15の上に所定パターンの配線パターン16を形成して配線基板13を作製し、次に異方性導電膜12を間に挟んで液晶駆動用ICチップ11を配線基板13の所定位置に載せた状態でその液晶駆動用ICチップ11を加熱圧着して異方性導電膜12中の接着用樹脂19を熔融状態として、これにより、液晶駆動用ICチップ11を配線基板13上に実装する。

【0091】その後、配線基板13上においてチップ部品18(図11参照)を実装する位置に、印刷、ディスペンス等によって半田をパターンニングし、さらにその半田パターンの上にチップ部品18を載せ、そしてその状態の配線基板13を200℃~250℃に加熱した高温炉の炉内へ短時間挿入して加熱し、さらにその炉から出して冷却する。

【0092】このときの挿入時間は、半田を熔融させるのに十分な、できるだけ短い時間である。半田に関する以上の一連の処理、いわゆる半田リフロー処理が終了すると、既に液晶駆動用ICチップ11が実装されている配線基板13上の所定位置にチップ部品18が半田付けによって実装された状態となる。

【0093】ここで、ICチップ11を配線基板13に実装する工程と、チップ部品を配線基板13に実装する工程とは、順番が逆になってもよい。すなわち、チップ部品18を配線基板13に実装した後に、ICチップ11を配線基板13に実装するようにしてもよい。

【0094】以上のようにして構成された回路基板3は、図12において、異方性導電膜22によって液晶パネル2の基板6aの張出し部に接続される。異方性導電膜22は、異方性導電膜12と同様に接着用樹脂及びそれに混入された導電性粒子によって形成されており、図12に示すように、その接着用樹脂によって回路基板3と基板6aとが固着され、そして、導電性粒子によって回路基板側の出力用端子16aと基板側の接続端子9と

が導電接続される。

【0095】さらに、回路基板3においては、ベース基板15の表面のうち液晶駆動用ICチップ11が実装される領域内であって基板側端子17よりも内側部分にダミー配線層23Aが設けられている。これらのダミー配線層23Aは、図13に示すように、左右の一方に沿って互いに平行に並べられた独立した複数の線分パターン(ICチップ11の短辺に平行な複数の線分パターン)によって形成されている。これらの線分パターンの間には外側へ向けて開放された開放部24が形成されている。

【0096】このダミー配線層23Aは、専用の工程を経て独自に形成することもできるが、本実施形態では、基板側端子17や配線パターン16を周知のパターニング法、例えばフォトリソグラフィ法によって形成する際に、同じ材料、例えばCu等によって同時に形成する。また、Cu等によって形成される基板側端子17の表面にはNiメッキ、Auメッキ、Snメッキ、ハンダメッキ等が施されることがあるが、その場合には、ダミー配線層23Aの表面にも同じメッキが付けられる。

【0097】なお、上記のメッキ処理に際し、本実施形態のダミー配線層23Aは互いに電気的に絶縁された線分パターンによって形成されているので、電解メッキ処理を用いることは難しく、よってダミー配線層23Aに対するメッキ処理は無電解メッキ処理によって行うことが望ましい。

【0098】ダミー配線層23AはCu等の金属をベースとしてその表面にNiメッキ、Auメッキ等といったメッキが付けられた構造なので、ポリイミド等によって形成されるベース基板15に比べて異方性導電膜12内の接着用樹脂に対する接着性が高い。また、ダミー配線層を設けたことでベース基板側の接合剤の接着面積が大きくなったことによっても接着力が向上する。それに加えて、ダミー配線層はベース基板側からの湿度の浸入を防ぎ、経時変化による接合剤の接着力の低下を抑えることができる。したがって、ベース基板15のうち液晶駆動用ICチップ11が実装される領域内にダミー配線層23Aを設ければ、異方性導電膜12とベース基板15との間の接着力、すなわち液晶駆動用ICチップ11とベース基板15との間の接着力が強くなり、その結果、ベース基板15に対する液晶駆動用ICチップ11の接続信頼性が向上する。

【0099】また、ダミー配線層23Aには開放部24が形成されるので、異方性導電膜12をベース基板15へ加熱圧着したとき、押し付けられた異方性導電膜12の一部はそれらの開放部24を通して外側へ流れ出る。これにより、異方性導電膜12に残留応力が生じることを低減でき、また、異方性導電膜12の厚さを均一にすることができる。その結果、ベース基板15の歪みも無くなりその残留応力も低減できる。

【0100】5. <第5実施形態>

第5実施形態は、ダミー配線層の形状が第4実施形態とは異なる。それ以外については、第4実施形態と同様に構成されており、その説明を省略する。また、図面において、第4実施形態と同様な各部には、第1実施形態と同一の符号を付す。

【0101】図14は、本実施形態の回路基板を液晶駆動用のICチップ11が実装される前の状態として示す部分平面図である。本実施形態のダミー配線層23Bは、蛇行しながら一方(すなわち、図の左右方向)へ延びる1本の連続パターンによって形成される。このダミー配線層23Bも、外側へ向けて開放される開放部24を有する。このダミー配線層23Bは1本のつながったパターンであるので、この表面にメッキを付ける場合は、電解メッキ処理を利用することができる。

【0102】このダミー配線層23Bによっても、異方性導電膜12とベース基板15との間の接着力、すなわち液晶駆動用ICチップ11とベース基板15との間の接着力が強くなり、その結果、ベース基板15に対する液晶駆動用ICチップ11の接続信頼性が向上する。

【0103】また、ダミー配線層23Bにも開放部24が形成されるので、異方性導電膜12をベース基板15へ加熱圧着したとき、押し付けられた異方性導電膜12は外側へ流れ出て異方性導電膜12に残留応力が生じることを低減でき、また、異方性導電膜12の厚さを均一にすることができる。その結果、ベース基板15の歪みも無くなりその残留応力も低減できる。

【0104】6. <第6実施形態>

第6実施形態は、ダミー配線層の形状が第4実施形態とは異なる。それ以外については、第4実施形態と同様に構成されており、その説明を省略する。また、図面において、第4実施形態と同様な各部には、第1実施形態と同一の符号を付す。

【0105】図15は、本実施形態の回路基板を液晶駆動用のICチップ11が実装される前の状態として示す部分平面図である。本実施形態のダミー配線層23Cは、一方(すなわち、図の左右方向)に沿って互いに平行に並べられた複数の線分パターン26(第1線分領域)と、それらの線分パターン26を横切ってその一方へ延びる直線パターン27(第2線分領域)との組み合わせによる連続パターンとして形成される。このダミー配線層23Cも、外側へ向けて開放する開放部24を有する。このダミー配線層23Cも1本のつながったパターンであるので、この表面にメッキを付ける場合は、電解メッキ処理を利用することができる。

【0106】このダミー配線層23Cによっても、異方性導電膜12とベース基板15との間の接着力、すなわち液晶駆動用ICチップ11とベース基板15との間の接着力が強くなり、その結果、ベース基板15に対する液晶駆動用ICチップ11の接続信頼性が向上する。

【0107】また、ダミー配線層23Cにも開放部24が形成されるので、異方性導電膜12をベース基板15へ加熱圧着したとき、押し付けられた異方性導電膜12は外側へ流れ出て異方性導電膜12に残留応力が生じることを低減でき、また、異方性導電膜12の厚さを均一にすることができる。その結果、ベース基板15の歪みも無くなりその残留応力も低減できる。

【0108】7. <変形例>

ここで、前述した実施形態に適用可能な変形例について説明する。下記の各変形例においては前述した各実施形態と異なる点のみ記載して説明する。

【0109】7. 1 前述した実施形態においては、液晶パネルとして、二端子型スイッチング素子であるTFD (Thin Film Diode) を用いたアクティブマトリクス型の駆動方式を用い電気光学特性がTN型の液晶を封入した液晶パネル、および、単純マトリクス駆動を用い電気光学特性がSTN (Super Twisted Nematic) 型の液晶を封入した液晶パネルを示した。しかしながら、液晶パネルとしては、これに限らず、駆動方式で言えば、スタティック駆動型の液晶パネル、また、三端子型スイッチング素子例えばTFT (Thin Film Transistor) あるいは二端子型スイッチング素子例えばMIM (Metal-Insulator-Metal) を用いたアクティブマトリクス型の液晶パネル、電気光学特性で言えば、ゲストホスト型、相転移型、強誘電型、メモリ性を有する双安定性のネマティック液晶を用いたBTN型など、種々のタイプの液晶パネルを用いることができる。

【0110】7. 2 さらに、本発明に用いられる平面表示パネルは液晶パネルに限らず、他の平面表示パネル、例えば、EL (Electro-Luminescence) 表示パネルや、PDP (Plasma Display Panel) 表示パネル、FED (Field Emission Display) パネルなどであってもよい。

【0111】7. 3 また、前記各実施形態においては、回路基板に駆動回路としての半導体装置が実装され、その回路基板が平面表示パネルに接続された例を示した。しかしながら、平面表示パネルに接続される本発明の回路基板には、駆動回路の半導体装置、画像信号処理回路の半導体装置、または他の回路の半導体装置などの少なくともいずれかが実装された回路基板であってもよい。

【0112】7. 4 さらに、前記各実施形態においては、本発明に係る回路基板を液晶装置の構成要素として用いる場合を示したが、本発明に係る回路基板は液晶装置以外の任意の機器の構成要素として用いることができる。

【0113】7. 5 そして、上記各実施形態においては、本発明に係る回路基板を用いた表示装置を組み込んだ電子機器の例として、プロジェクタおよび携帯電話機を示した。しかしながら、本発明に係る回路基板を用い

た表示装置を組み込んだ電子機器としては、それらの他に、液晶テレビや、ビューファインダ型・モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、電子手帳、電卓、ワードプロセッサ、ワークステーション、携帯電話、ページャ、テレビ電話、POS (Point of Sales) 端末、タッチパネルを備えた装置等などが挙げられる。

【0114】7. 6 本発明は前述した各実施形態に限定されるものではなく、本発明の要旨の範囲内または特許請求の範囲の均等範囲内で各種の変形実施が可能である。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る回路基板を示す平面図である。

【図2】図1に描いたA-A線に沿った位置における断面図である。

【図3】図1および図2に示した構造を持つ2枚のFPC基板と、液晶パネルとを示す分解斜視図である。

【図4】第1実施形態に係る液晶パネルの構成を示す部分破断斜視図である。

【図5】第1実施形態に係る液晶装置を適用した電子機器の一例である液晶プロジェクタの構成を示す断面図である。

【図6】第1実施形態に係る液晶装置を適用した電子機器の他の一例である携帯電話機を示す外観図である。

【図7】第2実施形態に係る回路基板を示す平面図である。

【図8】図7に描いたA-A線に沿った位置における断面図である。

【図9】第3実施形態に係る回路基板を示す平面図である。

【図10】図9に描いたA-A線に沿った位置における断面図である。

【図11】第4実施形態に係る液晶装置を示す分解斜視図である。

【図12】第4実施形態に係る液晶装置を示す部分断面図である。

【図13】第4実施形態の回路基板をICチップ11が実装される前の状態として示す部分平面図である。

【図14】第5実施形態の回路基板をICチップ11が実装される前の状態として示す部分平面図である。

【図15】第6実施形態の回路基板をICチップ11が実装される前の状態として示す部分平面図である。

【図16】従来の回路基板を示す断面図である。

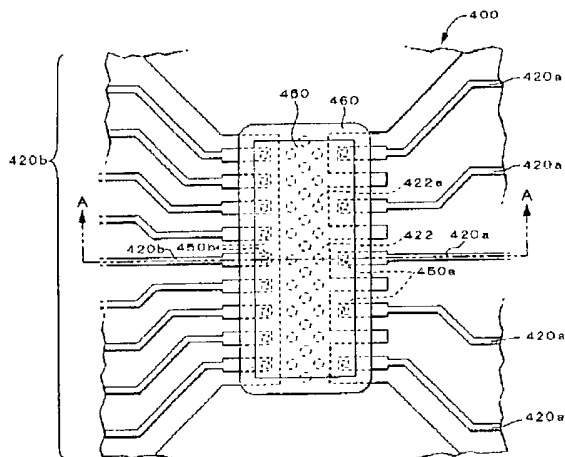
【符号の説明】

- 1 液晶装置
- 2, 100 液晶パネル
- 3 回路基板
- 6a, 6b 基板
- 9 接続端子

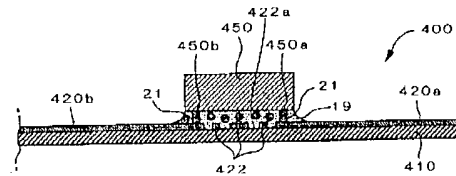
- 21
 10 液晶装置 11 液晶駆動用ICチップ(半導体チップ)
 12 異方性導電膜
 13 配線基板
 14 バンプ(半導体側端子)
 15 ベース基板(基材)
 17 基板側端子
 19 接着用樹脂(樹脂封止部)
 21 導電性粒子
 23A, 23B, 23C, 422、424 ダミー配線 10層
 24 開放部

- 22
 26 線分パターン(第1線分領域)
 27 直線パターン(第2線分領域)
 30 携帯電話機(電子機器)
 200 素子基板
 206 端子(接続端子)
 300 対向基板
 400 FPC基板(配線基板)
 410 ベースフィルム(基材)
 420a 入力配線(基板側端子)
 420b 出力配線(基板側端子)
 450 ICチップ(半導体チップ)
 1100 プロジェクタ(電子機器)

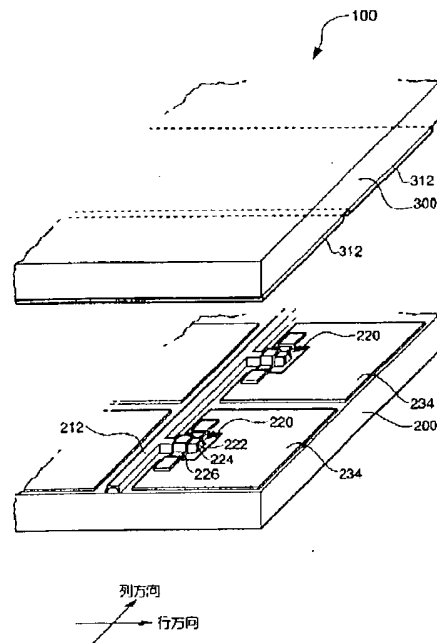
【図1】



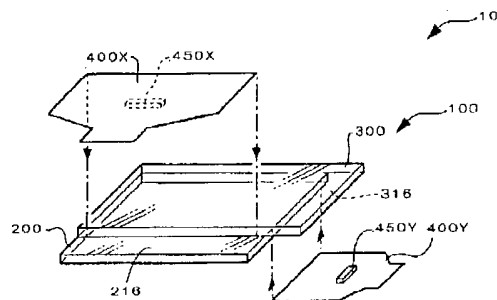
【図2】



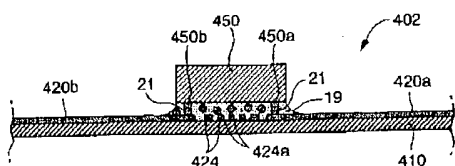
【図4】



【図3】

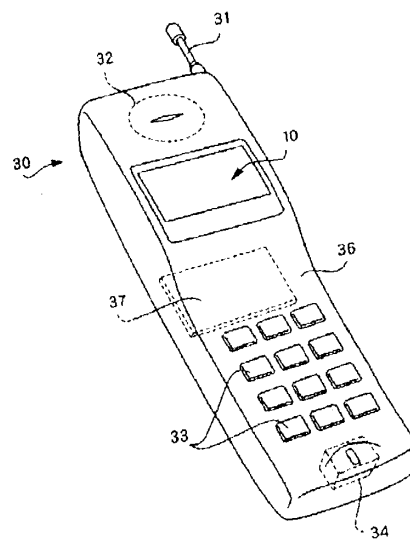


【図8】

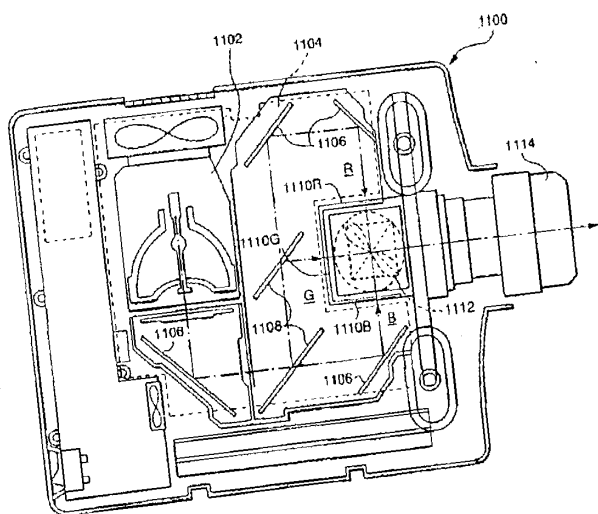


(13)

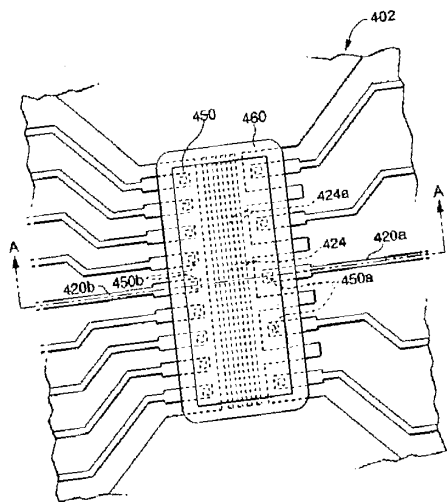
【図6】



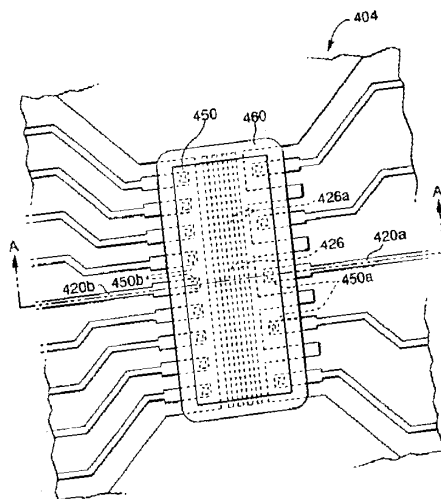
【図5】



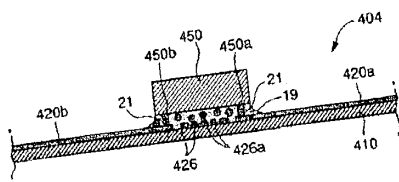
【図7】



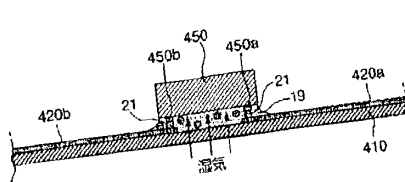
【図9】



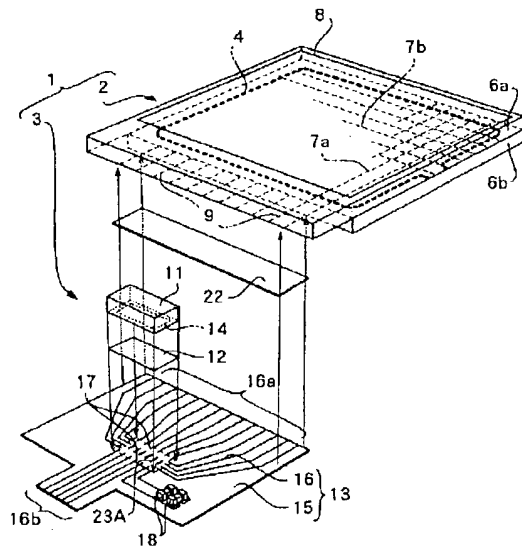
【図10】



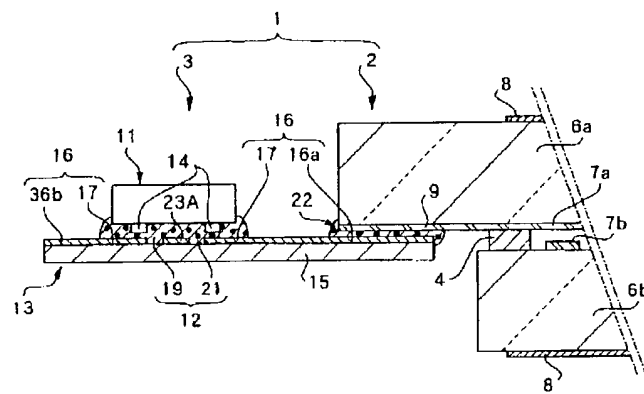
【図16】



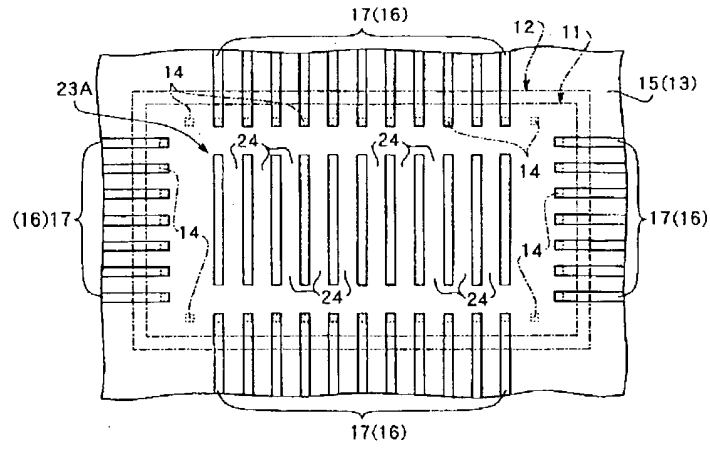
【図11】



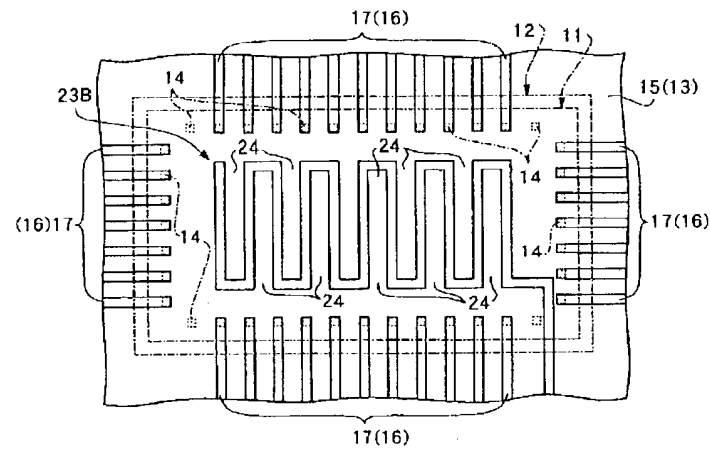
【図12】



【図13】



【図14】



【図15】

